

**Family list**

**1** family member for:

**JP11251259**

Derived from 1 application.

- 1 METHOD FOR INTRODUCING IMPURITY TO SEMICONDUCTOR LAYER,  
AND MANUFACTURE OF THIN-FILM TRANSISTOR AND  
SEMICONDUCTOR DEVICE**

Publication info: JP11251259 A - 1999-09-17

---

Data supplied from the *esp@cenet* database - Worldwide

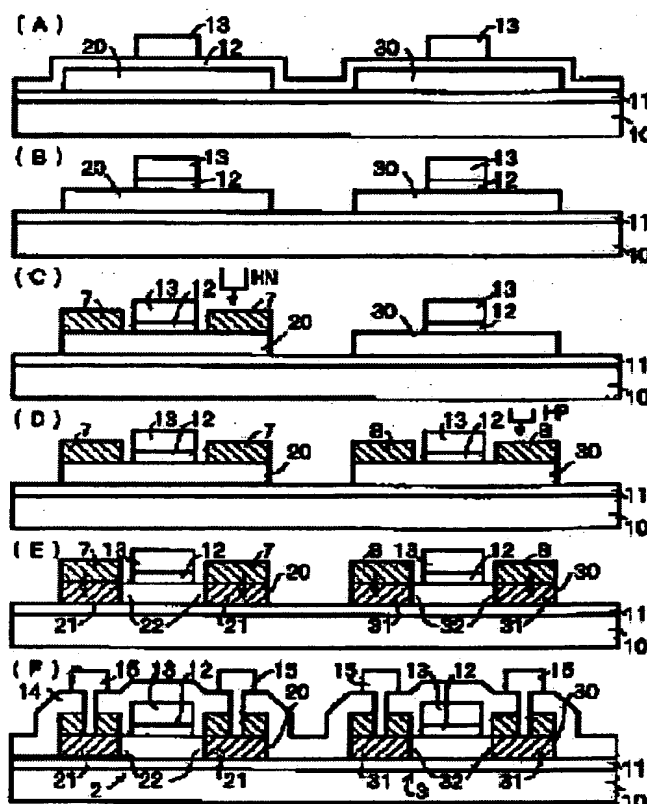
# METHOD FOR INTRODUCING IMPURITY TO SEMICONDUCTOR LAYER, AND MANUFACTURE OF THIN-FILM TRANSISTOR AND SEMICONDUCTOR DEVICE

**Patent number:** JP11251259  
**Publication date:** 1999-09-17  
**Inventor:** YUDASAKA KAZUO  
**Applicant:** SEIKO EPSON CORP  
**Classification:**  
 - international: B41J2/01; H01L21/228; H01L21/336; H01L29/786;  
 B41J2/01; H01L21/02; H01L29/66; (IPC1-7):  
 H01L21/228; B41J2/01; H01L21/336; H01L29/786  
 - european:  
**Application number:** JP19980052460 19980304  
**Priority number(s):** JP19980052460 19980304

Report a data error here

## Abstract of JP11251259

**PROBLEM TO BE SOLVED:** To provide a method for introducing impurities to a semiconductor layer which enables selective introduction of impurity to a semiconductor layer even without forming a resist mask, and a method for manufacturing a thin-film transistor and a semiconductor device.  
**SOLUTION:** In manufacturing TFTs 2 and 3 having an offset gate structure, liquid precursors of PSG and BSG are ejected from ink jet heads HN and HP to only the predetermined regions of exposed portions of silicon films 20 and 30, thus forming a PSG film 7 and a BSG film 8. When annealing processing is carried out, impurity ions are diffused into the silicon films 20 and 30 from the PSG film 7 and the BSG film 8. However, since the impurity is not introduced to the portions where the PSG film 7 and the BSG film 8 have not been formed, these portions become offset regions 22 and 32.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

# 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-251259

(43) 公開日 平成11年(1999) 9月17日

(51) Int. Cl. <sup>6</sup>

識別記号

H01L 21/228

B41J 2/01

H01L 29/786

21/336

F I

H01L 21/228

B41J 3/04

H01L 29/78

101

616

L

審査請求 未請求 請求項の数16 ○L (全8頁)

(21) 出願番号

特願平10-52460

(22) 出願日

平成10年(1998) 3月4日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 湯田坂 一夫

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

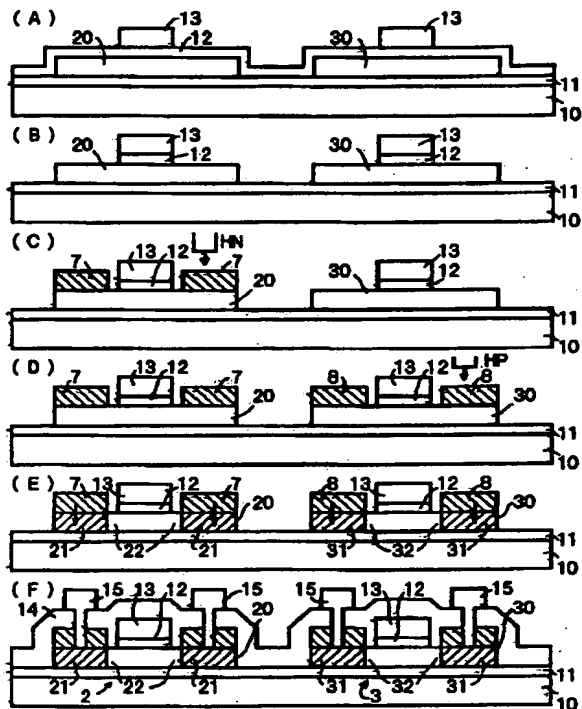
(74) 代理人 弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 半導体層への不純物の導入方法、および薄膜トランジスタ並びに半導体装置の製造方法

(57) 【要約】

【課題】 レジストマスクを形成しなくても、半導体層に不純物を選択的に導入することのできる半導体層への不純物の導入方法、および薄膜トランジスタ並びに半導体装置の製造方法を提供すること。

【解決手段】 オフセットゲート構造のTFT 2、3を製造する際には、シリコン膜20、30の露出部分の所定領域のみに対して、PSG、BSGの液状前駆体をインクジェットヘッドHN、HPから吐出し、PSG膜7およびBSG膜8を形成する。アニール処理を行うと、PSG膜7およびBSG膜8からシリコン膜20、30に不純物イオンが拡散していくが、PSG膜7およびBSG膜8が形成されていない部分は、不純物が導入されずオフセット領域22、32となる。



## 【特許請求の範囲】

【請求項 1】 インクジェットヘッドから半導体層表面に向けて N 型あるいは P 型の不純物を含む液状物を吐出して不純物拡散源を前記半導体層表面の所定領域に形成した後、該不純物拡散源から不純物を前記半導体層中に拡散させることを特徴とする半導体層への不純物の導入方法。

【請求項 2】 請求項 1 において、前記インクジェットヘッドからは、前記半導体層表面に向けて、N 型の不純物を含有する液状物、および P 型の不純物を含有する液状物をそれぞれ吐出することにより、N 型の不純物を含有する不純物拡散源、および P 型の不純物を含有する不純物拡散源を異なる半導体層表面にそれぞれ形成した後、前記半導体層表面に形成した各不純物拡散源から不純物を前記半導体層中に拡散させることを特徴とする半導体層への不純物の導入方法。

【請求項 3】 請求項 1 または 2 において、前記不純物拡散源は、前記液状物から形成された不純物含有のシリケートガラスであることを特徴とする半導体層への不純物の導入方法。

【請求項 4】 請求項 1 または 2 において、前記不純物拡散源は、前記液状物が液状のまま前記半導体層表面に付着した液状不純物拡散源であることを特徴とする半導体層への不純物の導入方法。

【請求項 5】 請求項 1 ないし 4 のいずれかにおいて、前記不純物の拡散は、熱アニールにより行うことを特徴とする半導体層への不純物の導入方法。

【請求項 6】 請求項 1 ないし 4 のいずれかにおいて、前記不純物の拡散は、前記半導体層表面に対するレーザ光の照射により行うことを特徴とする半導体層への不純物の導入方法。

【請求項 7】 請求項 6 において、前記レーザ光の照射は、前記半導体層表面の所定領域のみにレーザ光を照射し、レーザ光が照射された領域のみに前記不純物拡散源から不純物を拡散させることを特徴とする半導体層への不純物の導入方法。

【請求項 8】 半導体層表面に N 型あるいは P 型の不純物拡散源を接触させ、この状態で前記半導体層表面の所定領域のみにレーザ光を照射して、前記半導体層のレーザ光が照射された領域のみに前記不純物拡散源から不純物を拡散させることを特徴とする半導体層への不純物の導入方法。

【請求項 9】 請求項 8 において、前記不純物拡散源は、N 型あるいは P 型の不純物を含有した状態で前記半導体層表面に形成されたシリケートガラス膜であることを特徴とする半導体層への不純物の導入方法。

【請求項 10】 請求項 9 において、前記シリケートガラスを、インクジェットヘッドから前記半導体層表面に向けてシリケートガラスの液状前駆体を吐出することにより形成することを特徴とする半導体層への不純物の導

入方法。

【請求項 11】 請求項 8 において、前記不純物拡散源は、N 型あるいは P 型の不純物を含む液状不純物拡散源であることを特徴とする半導体層への不純物の導入方法。

【請求項 12】 請求項 11 において、前記液状不純物拡散源を、インクジェットヘッドから前記半導体層表面に向けて吐出し、当該半導体層表面に付着させることを特徴とする半導体層への不純物の導入方法。

【請求項 13】 請求項 8 において、前記不純物拡散源は、N 型あるいは P 型の不純物を含む不純物拡散ガスであることを特徴とする半導体層への不純物の導入方法。

【請求項 14】 請求項 1 ないし 13 のいずれかにおいて、前記半導体層表面のうち、不純物の拡散を避けたい領域にはシリコン酸化膜を形成しておくことを特徴とする半導体層への不純物の導入方法。

【請求項 15】 請求項 1 ないし 14 のいずれかに規定する半導体層への不純物の導入方法を用いてソース・ドレイン領域を形成することを特徴とする薄膜トランジスタの製造方法。

【請求項 16】 請求項 1 ないし 14 のいずれかに規定する半導体層への不純物の導入方法を用いたことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体層への不純物の導入方法、およびこの導入方法を用いてソース・ドレイン領域を形成する薄膜トランジスタ（以下、TFT という。）の製造方法、並びに半導体装置の製造方法に関するものである。さらに詳しくは、半導体層への不純物の導入技術に関するものである。

【0002】

【従来の技術】液晶表示装置に用いられるアクティブマトリクス基板を製造する際には、ガラスなどからなる透明基板にシリコン膜（半導体層）を形成し、それに N 型の不純物、あるいは P 型の不純物を導入することにより TFT を形成している。ここで、アクティブマトリクス基板には N 型の TFT および P 型の TFT の双方が形成される場合がある。このような場合には、シリコン膜に N 型の不純物を導入する際には、半導体膜表面のうち、P 型の半導体領域を形成しようとする領域をレジストなどのマスクで覆い、この領域に N 型の不純物が導入されるのを防止する。また、オフセットゲート構造の TFT を形成する場合には、シリコン膜の一部をレジストなどのマスクで覆い、この状態で不純物の導入を行う。

【0003】

【発明が解決しようとする課題】アクティブマトリクス基板などの製造コストは、レジストマスクを形成する回数の影響を大きく受ける。従って、アクティブマトリクス基板の製造プロセスの簡略化を図ろうとしても、レジ

ストマスクを形成する回数を減らさない限り、製造コストを大幅に低減できないという問題点がある。

【 0 0 0 4 】そこで、本発明の課題は、レジストマスクを形成しなくても、半導体層に不純物を選択的に導入することのできる半導体層への不純物の導入方法、および薄膜トランジスタの製造方法並びに半導体装置の製造方法を提供することにある。

【 0 0 0 5 】

【課題を解決するための手段】 上記課題を解決するため、本発明に係る半導体層への不純物の導入方法では、インクジェットヘッドから半導体層表面に向けてN型あるいはP型の不純物を含む液状物を吐出して不純物拡散源を前記半導体層表面の所定領域に形成した後、該不純物拡散源から不純物を前記半導体層中に拡散させることを特徴とする。

【 0 0 0 6 】本発明では、インクジェット法であれば、レジストマスクなどを用いなくても半導体層表面の所定領域のみに不純物拡散源を容易に形成できることを利用する。すなわち、本発明では、インクジェット法を利用して半導体層表面の所定領域に不純物拡散源を選択的に形成した後、この不純物拡散源から半導体層中に不純物を拡散させるが、不純物拡散源が形成されていない領域には不純物の拡散が起こらないので、レジストマスクなどを用いなくても、半導体層の所定領域のみに不純物を容易に導入することができる。

【 0 0 0 7 】本発明において、前記インクジェットヘッドから前記半導体層表面に向けて、N型の不純物を含有する液状物、およびP型の不純物を含有する液状物をそれぞれ吐出することにより、N型の不純物を含有する不純物拡散源、およびP型の不純物を含有する不純物拡散源を異なる半導体層表面にそれぞれ形成した後、前記半導体層表面に形成した各不純物拡散源から不純物を前記半導体層中に一括して拡散させることが好ましい。すなわち、インクジェット法であれば、レジストマスクなどを用いなくても、異なる半導体層表面の各々に導電型の異なる不純物を含有する不純物拡散源を形成することができるので、各不純物拡散源から半導体層中に不純物を拡散させるだけで、半導体層にN型領域とP型領域とを同時に形成できる。

【 0 0 0 8 】本発明において、前記不純物拡散源は、たとえば、前記液状物から前記半導体層表面に形成された不純物含有のシリケートガラスである。

【 0 0 0 9 】本発明において、前記不純物拡散源は、前記液状物が液状のまま前記半導体層表面に付着した液状不純物拡散源であってもよい。

【 0 0 1 0 】本発明において、前記不純物の拡散は、たとえば、加熱炉内での加熱、あるいはランプアニールなどの熱アニールにより行うことができる。

【 0 0 1 1 】本発明において、前記不純物の拡散は、前記不純物拡散源に対するレーザ光の照射により行っても

よい。このように構成すると、レーザ光の照射を、前記不純物拡散源の所定領域のみに行き、レーザ光が照射された領域の不純物拡散源からのみから不純物を前記半導体層中に拡散させることができる。その結果、レジストマスクなどを用いずに半導体層表面の所定領域のみ形成した不純物拡散源のうち、レーザ光を照射した領域の不純物拡散源のみから不純物を半導体層中に拡散させるので、不純物拡散源を形成した領域のうち、さらに限定した領域のみに不純物を導入することができる。

【 0 0 1 2 】本発明の別の形態に係る半導体層への不純物の導入方法では、半導体層表面にN型あるいはP型の不純物拡散源を接触させ、この状態で前記半導体層表面の所定領域のみにレーザ光を照射して、前記半導体層のレーザ光が照射された領域のみに前記不純物拡散源から不純物を拡散させることを特徴とする。

【 0 0 1 3 】本願明細書において前記半導体層表面の所定領域のみにレーザ光を照射するとは、前記半導体層表面の所定領域のみに不純物の拡散が起きるほどのエネルギーをもったレーザ光を照射するという意味であり、前記半導体層表面の略全体にレーザ光を照射するが、一部の領域のみに高いエネルギーのレーザ光を照射する場合も含む意味である。

【 0 0 1 4 】本発明では、レーザ光の照射であれば、半導体層表面の所定領域のみを容易に加熱できることを利用する。すなわち、半導体層表面のうち、レーザ光が照射された部分では不純物拡散源から半導体層中に不純物の拡散が起こるが、レーザ光が照射されなかった部分からは半導体層中への不純物の拡散が起こらないので、レジストマスクなどを用いなくても、半導体層の所定領域のみに不純物を容易に導入することができる。

【 0 0 1 5 】本発明において、前記不純物拡散源は、たとえば、N型あるいはP型の不純物を含有した状態で前記半導体層表面に形成されたシリケートガラス膜である。この場合には、前記シリケートガラスを、インクジェットヘッドから前記半導体層表面に向けてシリケートガラスの液状前駆体を吐出することにより形成することが好ましい。

【 0 0 1 6 】本発明において、前記不純物拡散源は、N型あるいはP型の不純物を含む液状不純物拡散源であってもよい。この場合にも、前記液状不純物拡散源を、インクジェットヘッドから前記半導体層表面に向けて吐出し、当該半導体層表面に付着させることが好ましい。

【 0 0 1 7 】本発明において、前記不純物拡散源は、N型あるいはP型の不純物を含む不純物拡散ガスであってもよい。

【 0 0 1 8 】本発明のいずれの形態においても、前記半導体層表面のうち、不純物の拡散をより確実に避けたい領域にはシリコン酸化膜を形成しておくことが好ましい。

【 0 0 1 9 】本発明に係る不純物の導入方法によれば、

10

20

30

40

50

レジストマスクなどを用いずに半導体層の所定領域に不純物を選択的に導入できるので、LSI等の一般的な半導体装置の他、アクティブマトリクス型液晶表示装置、あるいは薄膜EL素子や薄膜LED素子のような電流駆動型発光素子を用いたアクティブマトリクス型表示装置のように、同一基板上にN型TFTおよびP型TFTの双方が多数形成される装置のTFT製造プロセスの簡略化に適している。

#### 【0020】

【発明の実施の形態】図面を参照して、本発明の実施の形態を説明する。なお、以下に説明する各形態において、共通する機能を有する部分には同一符号を付してある。

【0021】【実施の形態1】図1は、本形態に係る半導体層への不純物の導入方法を用いて同一基板上にN型のTFTおよびP型のTFTを製造する方法を示す工程断面図である。ここで説明する方法では、本発明の請求項1、2、3、5、6、15に係る構成を採用した方法であり、インクジェット法を最大限に利用して、レジストマスクなどを用いずに島状のシリコン膜に不純物を選択的に導入し、オフセットゲート構造のN型のTFTおよびP型のTFTを製造する。

【0022】本形態では、まず、図1(A)に示すように、透明基板10の上にCVD法(Chemical Vapor Deposition)やPVD法(Physical Vapor Deposition)によりシリコン酸化膜などからなる下地保護膜11を形成する。次に、CVD法やPVD法などの成膜技術、およびパターニング技術を用いてTFTの能動層となるべき真性のシリコン膜20、30(半導体層)を島状に形成する。ここで、半導体膜20はN型のTFT形成用であり、半導体膜30はP型のTFT形成用である。次に、半導体膜20、30の表面側にPVD法やCVD法などでゲート絶縁膜12を形成する。次に、ゲート絶縁膜12の表面側では、スパッタ法などで形成したアルミニウム膜にパターニングを行い、ゲート電極13を形成する。

【0023】次に、図1(B)に示すように、ゲート電極13をマスクとしてゲート絶縁膜12にエッチングを行い、ゲート電極13の真下だけにゲート絶縁膜12を残す。その結果、シリコン膜20、30のソース・ドレイン領域を形成すべき領域が露出する。

【0024】次に、図1(C)に示すように、シリコン膜20の露出部分のうち、ゲート電極13の端部に対峙する部分(オフセット領域となる部分)を除く領域に対して、PSG(リン含有シリケートガラス)材料を溶剤で溶かした液状前駆体(液状物)をインクジェットヘッドHNから吐出してそこに付着させた後、ベーク処理を軽く行い、PSG膜7(N型の不純物拡散源)を形成する。

【0025】次に、図1(D)に示すように、シリコン膜30の露出部分のうち、ゲート電極13の端部に対峙する部分(オフセット領域となる部分)を除く領域に対して、BSG(ボロン含有シリケートガラス)材料を溶剤で溶かした液状前駆体をインクジェットヘッドHPから吐出してそこに付着させた後、ベーク処理を軽く行い、BSG膜8(P型の不純物拡散源)を形成する。

【0026】次に、透明基板10を加熱炉内に入れて、たとえば約1000℃で熱処理を行う。加熱炉内での熱処理に代えて、PSG膜7およびBSG膜8の略全面にレーザアニールやランプアニールを施してもよく、この場合には、透明基板10の温度上昇を抑えることができるので、透明基板10として安価なホウケイ酸ガラスを用いることができる。

【0027】このようなアニール処理を行うと、図1(E)に示すように、PSG膜7からシリコン膜20にリンイオンが拡散していき、ソース・ドレイン領域21が形成される。ここで、PSG膜7は、シリコン膜20の露出部分のうち、ゲート電極13の端部から所定の距離だけ隔てた領域にのみ形成されていたので、シリコン膜20のゲート電極13の端部に対峙する部分には、不純物の導入されていないオフセット領域22が形成される。同時にBSG膜8からシリコン膜30にボロンイオンが拡散していき、ソース・ドレイン領域31が形成される。ここで、BSG膜8は、シリコン膜30の露出部分のうち、ゲート電極13の端部から所定の距離だけ隔てた領域のみに形成されていたので、シリコン膜30のゲート電極13の端部に対峙する部分には、不純物の導入されていないオフセット領域32が形成される。

【0028】次に、図1(F)に示すように、ゲート電極13の表面側に層間絶縁膜14を形成した後、層間絶縁膜14にコンタクトホールを形成する。

【0029】しかる後に、スパッタ法などで形成したアルミニウム膜やITO膜などの所定の導電膜を用いて、層間絶縁膜14の表面側にソース・ドレイン電極15を形成する。その結果、透明基板10には、オフセットゲート構造を有するN型のTFT2と、オフセットゲート構造を有するP型のTFT3とが形成される。

【0030】このように、本形態では、インクジェット法であれば、レジストマスクなどを用いなくてもシリコン膜20、30の表面の所定領域にPSG膜7やBSG膜8などの固体の不純物拡散源を選択的に形成できることを利用して、シリコン膜20、30の所定領域のみにリンやボロンなどの不純物を導入する。すなわち、インクジェット法を利用してシリコン膜20、30の所定領域にPSG膜7やBSG膜8を形成した後、これらのPSG膜7やBSG膜8からシリコン膜20、30に不純物を拡散させれば、PSG膜7やBSG膜8が形成されていない領域(オフセット領域22、32)には不純物の拡散が起こらないので、レジストマスクなどを用い

くても、シリコン膜20、30の所定領域のみに不純物を容易に導入することができる。それ故、オフセットゲート構造のTFTを製造するプロセスを簡略化できるので、製造コストの低減を図ることができる。

【0031】また、本形態では、インクジェット法であれば、レジストマスクなどを用いなくても、シリコン膜20、30の各表面にPSG膜7やBSG膜8をそれぞれ形成するのが容易である。従って、PSG膜7やBSG膜8からシリコン膜20、30に不純物を一括して拡散させるだけで、N型領域(N型のTFT20のソース・ドレイン領域21)と、P型領域(P型のTFT30のソース・ドレイン領域31)とを同時に形成できる。それ故、同一の透明基板10上に導電型の異なるTFT2、3を製造するプロセスを簡略化できるので、この点からも製造コストの低減を図ることができる。よって、アクティブマトリクス型液晶表示装置、あるいは薄膜EL素子や薄膜LED素子のような電流駆動型発光素子を用いたアクティブマトリクス型表示装置のように、同一基板上にN型TFTおよびP型TFTの双方が多数形成される装置の製造プロセスを簡略化できる。

【0032】【実施の形態1の変形例】なお、上記形態では、不純物拡散源として不純物含有のシリケートガラスを用いたが、このような固体の不純物拡散源に代えて、液体の不純物拡散源を用いてもよい(本発明の請求項1、2、4、5、6、15)。たとえば、図1(C)を参照して説明した工程において、シリコン膜20の露出部分のうち、ゲート電極13の端部に対峙する部分(オフセット領域となる部分)を除く領域に対して、不純物含有のシリケートガラスの液状前駆体に代えて、インクジェットヘッドHNから液体のオキシ塩化リンを吐出して、そこにオキシ塩化リンを液状の不純物拡散源として付着させ、しかる後に、加熱炉内での加熱、あるいはレーザアニールによって、液状の不純物拡散源からシリコン膜20の所定領域のみにリンイオンを拡散させて、オフセットゲート構造のTFT2を製造してもよい。

【0033】【実施の形態2】図2は、本形態に係る半導体層への不純物の導入方法を用いて同一基板上にN型のTFTおよびP型のTFTを製造する方法を示す工程断面図である。ここで説明する方法では、本発明の請求項7、8、9、10、15に係る構成を採用した方法であり、レーザアニール法を最大限に利用して、レジストマスクなどを用いずに島状のシリコン膜に不純物を選択的に導入し、オフセットゲート構造のN型のTFTおよびP型のTFTを製造する。

【0034】図2(A)に示すように、本形態でも、透明基板10の上にシリコン酸化膜などからなる下地保護膜11を形成した後、真性のシリコン膜20、30(半導体層)を島状に形成する。ここで、半導体膜20はN型のTFT形成用であり、半導体膜30はP型のTFT

形成用である。次に、半導体膜20、30の表面側にゲート絶縁膜12を形成する。

【0035】次に、ゲート絶縁膜12の表面側にゲート電極13を形成した後、ゲート電極13をマスクとしてゲート絶縁膜12にエッチングを行い、図2(B)に示すように、ゲート電極13の真下のみゲート絶縁膜12を残す。その結果、シリコン膜20、30のソース・ドレイン領域を形成すべき領域が露出する。

【0036】次に、図2(C)に示すように、シリコン膜20の露出部分全体、およびゲート電極13を覆うように、PSG材料を溶剤で溶かした液状前駆体をインクジェットヘッドHNから吐出した後、ベーク処理を軽く行い、PSG膜7(N型の不純物拡散源)を形成する。

【0037】次に、図2(D)に示すように、シリコン膜30の露出部分全体、およびゲート電極13を覆うように、BSG材料を溶剤で溶かした液状前駆体をインクジェットヘッドHPから吐出した後、ベーク処理を軽く行い、BSG膜8(P型の不純物拡散源)を形成する。

【0038】次に、図2(E)に示すように、PSG膜7およびBSG膜8に対してレーザアニールを行い、PSG膜7およびBSG膜8からシリコン膜20、30に対してリンおよびボロンをそれぞれ拡散させる。但し、本形態では、PSG膜7およびBSG膜8の全体にレーザ光を照射するのではなく、PSG膜7およびBSG膜8の所定領域のみにレーザ光を照射する。

【0039】すなわち、PSG膜7については矢印LNでレーザ光の照射領域を示すように、PSG膜7およびシリコン膜20のうち、ゲート電極13から所定の距離以上、離れている領域のみにレーザ光を照射する。その結果、レーザ光が照射された領域のPSG膜7からのみシリコン膜20にリンイオンが拡散していき、ソース・ドレイン領域21が形成される。従って、シリコン膜20のゲート電極13の端部に対峙する部分には、不純物の導入されていないオフセット領域22が形成される。また、BSG膜8については矢印LPでレーザ光の照射領域を示すように、BSG膜8およびシリコン膜30のうち、ゲート電極13から所定の距離以上、離れている領域のみにレーザ光を照射する。その結果、レーザ光が照射された領域のBSG膜8からのみシリコン膜30にボロンイオンが拡散していき、ソース・ドレイン領域31が形成される。従って、シリコン膜30のゲート電極13の端部に対峙する部分には、不純物の導入されていないオフセット領域32が形成される。

【0040】次に、ゲート電極13の表面側に層間絶縁膜14を形成した後、層間絶縁膜14にコンタクトホールを形成する。

【0041】しかる後に、スパッタ法などで形成したアルミニウム膜やITO膜などの所定の導電膜を用いて、層間絶縁膜14の表面側にソース・ドレイン電極15を形成する。その結果、透明基板10には、オフセットゲ

10

20

30

40

50

ート構造を有するN型のTFT2と、オフセットゲート構造を有するP型のTFT3とが形成される。

【0042】このように、本形態では、インクジェット法であれば、レジストマスクなどを用いなくてもシリコン膜20、30のそれぞれにPSG膜7やBSG膜8などの固体の不純物拡散源を選択的に形成できることを利用して、シリコン膜20、30にリンやボロンなど不純物を導入する。従って、PSG膜7やBSG膜8からシリコン膜20、30に不純物を一括して拡散させるだけで、N型領域（N型のTFT20のソース・ドレイン領域21）と、P型領域（P型のTFT30のソース・ドレイン領域31）とを容易に形成できる。それ故、同一の透明基板10上に導電型の異なるTFTを製造するプロセスを簡略化できるので、製造コストの低減を図ることができる。よって、アクティブマトリクス型液晶表示装置、あるいは薄膜EL素子や薄膜LED素子のような電流駆動型発光素子を用いたアクティブマトリクス型表示装置のように、同一基板上にN型TFTおよびP型TFTの双方が多数形成される装置のTFT製造プロセスに適している。

【0043】また、レーザ光の照射であれば、シリコン膜20、30の所定領域のみ（PSG膜7およびBSG膜8の所定部分のみ）を容易に加熱できる。しかも、シリコン膜20、30のうち、レーザ光が照射された部分ではPSG膜7およびBSG膜8（不純物拡散源）からシリコン膜20、30中に不純物の拡散が起こるが、レーザ光が照射されなかった部分ではシリコン膜20、30中への不純物の拡散が起こらない。従って、本形態によれば、レジストマスクなどを用いなくても、シリコン膜20、30の所定領域のみに不純物を容易に導入することができる。それ故、オフセットゲート構造のTFTを製造するプロセスを簡略化できるので、アクティブマトリクス型液晶表示装置や電流駆動型発光素子を用いたアクティブマトリクス型表示装置の製造コストを低減することができる。

【0044】〔実施の形態2の変形例〕なお、上記形態では、不純物拡散源として不純物含有のシリケートガラスを用いたが、このような固体の不純物拡散源に代えて、液体の不純物拡散源を用いてもよい（請求項8、11、12、15）。たとえば、図2（C）を参照して説明した工程において、不純物含有のシリケートガラスの液状前駆体に代えて、液状のオキシ塩化リンをインクジェットヘッドHNから吐出して、シリコン膜20の露出部分全体、およびゲート電極13に対して液状不純物拡散源（オキシ塩化リン）を塗布した後、その塗布領域の所定領域のみにレーザ光を選択的に照射することによって、レーザ光が照射された領域のシリコン膜20のみに、液状不純物拡散源から不純物を拡散させてもよい。

【0045】〔その他の実施の形態〕なお、レーザ光の照射であれば、半導体層表面の所定領域のみを容易に加

熱できることを利用してレジストマスクを用いずに半導体層の所定領域のみに不純物を拡散させる方法としては、図3および図4に示す方法を用いてもよい。

【0046】図3に示す方法（請求項8、11、15）では、図2（B）に示した工程までを行った後、透明基板10をオキシ塩化リン71（液状のN型の不純物拡散源）の中に浸漬する。そして、透明基板10に形成したシリコン膜20のうち、矢印LNでレーザ光の照射領域を示すように、ゲート電極13から所定の距離以上、離れている領域のみにレーザ光を照射する。その結果、オキシ塩化リンからはシリコン膜20のレーザ光が照射された領域のみにリンイオンが拡散していき、ソース・ドレイン領域21が形成される。従って、レジストマスクなどを用いずに、不純物の導入されていないオフセット領域22を形成できるので、オフセットゲート構造のTFT2を製造するプロセスを簡略化できる。

【0047】図4に示す方法（請求項8、13、15）では、図2（B）に示した工程までを行った後、透明基板10をフォスフィン72などのN型の不純物拡散ガス雰囲気中にセットする。そして、透明基板10に形成したシリコン膜20のうち、矢印LNでレーザ光の照射領域を示すように、ゲート電極13から所定の距離以上、離れている領域のみに対して透光窓73からレーザ光を照射する。その結果、フォスフィン72からはシリコン膜20のレーザ光が照射された領域のみにリンイオンが拡散していき、ソース・ドレイン領域21が形成される。従って、レジストマスクなどを用いずに、不純物の導入されていないオフセット領域22を形成できるので、オフセットゲート構造のTFT2を製造するプロセスを簡略化できる。なお、N型の不純物拡散ガスとしてはアルシンなどを用いることができ、P型の不純物拡散ガスとしてはジボランなどを用いることができる。

【0048】なお、オフセット領域とすべき部分など不純物の拡散をより厳密に避けたい領域には、図1（B）および図2（B）に示す工程を終えた時点で、図5に示すように、シリコン酸化膜25、35を形成しておき、しかる後に、図1（C）および図2（C）に示す工程以降の各工程を行ってもよい。

【0049】上記形態は、いずれもオフセットゲート構造のTFT2、3を形成することを目的に本発明を適用したが、その他の半導体素子（半導体装置）を製造するのに本発明を適用してもよいことは勿論である（請求項16）。

【0050】また、N型不純物を含有するシリケートガラスとしては、リンガラスに代えて、砒素含有のシリケートガラスなどを用いてもよい。

【0051】

【発明の効果】以上説明したように、本発明に係る半導体層への不純物の導入方法、および薄膜トランジスタ並びに半導体装置の製造方法では、インクジェット法やレ



一ザアニールといった半導体層表面に選択的な処理を容易に行うことのできる手法を用いているので、レジストマスクなどを用いなくても、半導体層の所定領域に不純物の導入を選択的に行うことができる。従って、オフセットゲート構造のTFTなどの製造プロセスや、同一の基板上への導電型の異なるTFTの製造プロセスを簡略化できるので、アクティブマトリクス型液晶表示装置、あるいは薄膜EL素子や薄膜LED素子のような電流駆動型発光素子を用いたアクティブマトリクス型表示装置の製造コストを低減することができる。

#### 【図面の簡単な説明】

【図1】(A)～(F)は、本発明の実施の形態1に係る不純物の導入方法を用いたTFTの製造方法を示す工程断面図である。

【図2】(A)～(F)は、本発明の実施の形態2に係る不純物の導入方法を用いたTFTの製造方法を示す工程断面図である。

【図3】本発明を適用した別の不純物の導入方法を示す工程断面図である。

【図4】本発明を適用したさらに別の不純物の導入方法を示す工程断面図である。

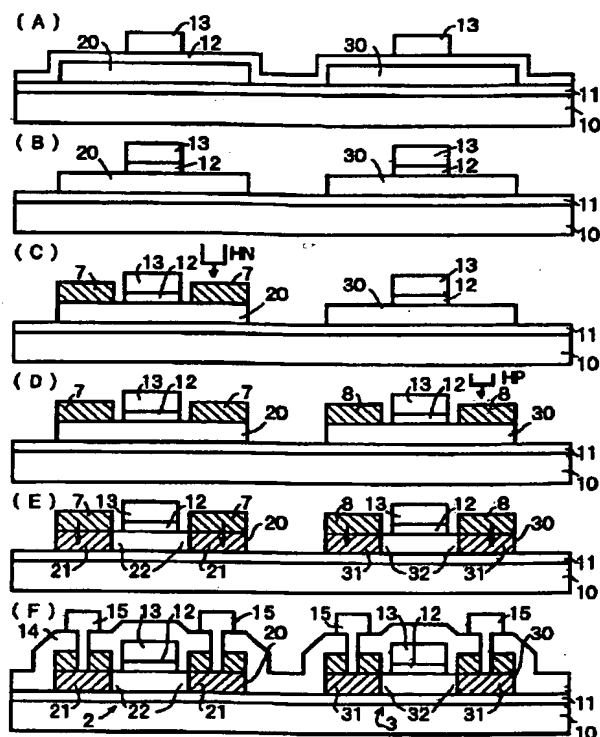
【図5】本発明に係る不純物の導入方法を行う際に、所定領域に対する不純物の拡散をより確実に避ける方法を

示す工程断面図である。

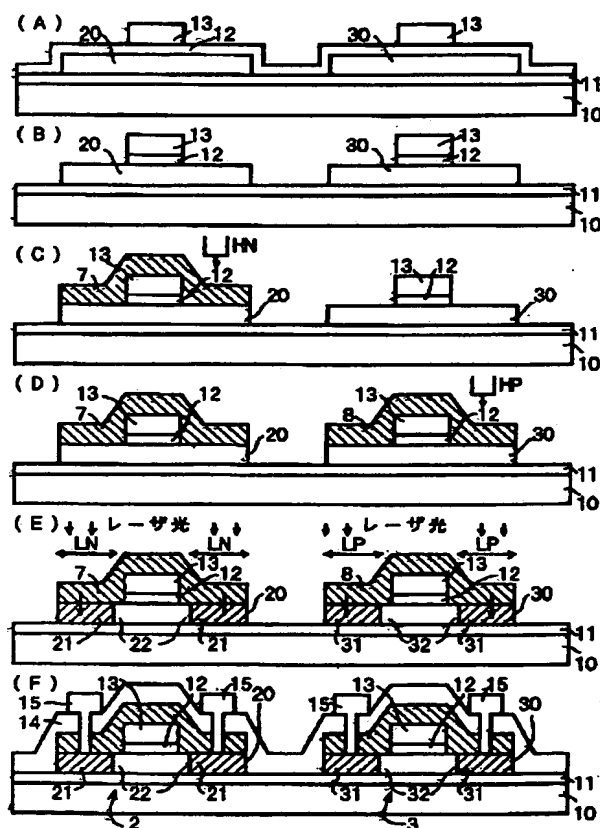
#### 【符号の説明】

- 2 N型のTFT
- 3 P型のTFT
- 7 PSG膜 (N型の不純物拡散源)
- 8 BSG膜 (P型の不純物拡散源)
- 10 透明基板
- 11 下地保護膜
- 12 ゲート絶縁膜
- 13 ゲート電極
- 14 層間絶縁膜
- 15 ソース・ドレイン電極
- 20 N型TFT形成用のシリコン膜 (半導体層)
- 21 N型TFTのソース・ドレイン領域
- 22 N型TFTのオフセット領域
- 30 P型のTFT形成用のシリコン膜 (半導体層)
- 31 P型TFTのソース・ドレイン領域
- 32 P型TFTのオフセット領域
- 71 オキシ塩化リン (液状のN型の不純物拡散源)
- 72 フォスフィン (N型の不純物拡散ガス)
- HN、HP インクジェットヘッド
- LN、LP レーザ光の照射領域

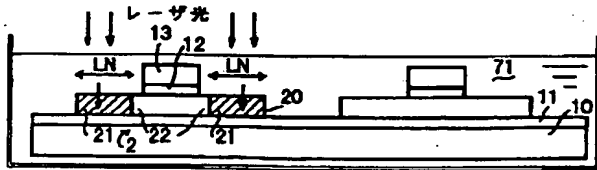
【図1】



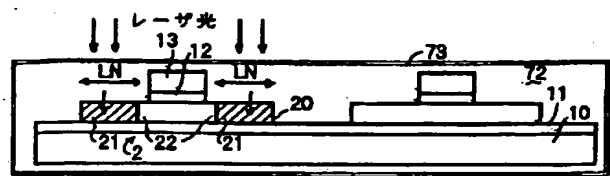
【図2】



【図 3】



【図 4】



【図 5】

